

Proposition de développement technologique 5G (ENCQOR) pour les PME/le secteur de l'enseignement

## Un produit complet de synchronisation des horloges pour les réseaux 5G, à l'aide du protocole IEEE 1588v2

<b>Date de lancement</b>	<ul style="list-style-type: none"><li>• 4 avril 2019</li></ul>
<b>Date limite pour la candidature</b>	<ul style="list-style-type: none"><li>• 2 mai 2019</li></ul>
<b>Énoncé de la proposition</b>	<p><b>Un produit complet de synchronisation des horloges pour les réseaux 5G, à l'aide du protocole IEEE 1588v2</b></p> <p>Les réseaux 5G imposent des exigences rigoureuses concernant la synchronisation des fréquences et du temps, et les normes applicables sont à l'étude. Les réseaux de transmission par paquets 5G pourraient être utilisés afin de rencontrer ces exigences. Toutefois, l'exactitude entre une horloge maîtresse et les horloges secondaires peut être remise en question, à cause de plusieurs facteurs. Ciena cherche à développer un modèle d'horloge, dérivé de l'échange de messages entre borne maîtresse et borne secondaire du protocole IEEE 1588v2 PTP, afin de mesurer la valeur de décalage exacte d'une horloge secondaire et les latences asymétriques, selon des scénarios de fonctionnement et en présence de différentes conditions sur le réseau. Ciena cherche également à développer un modèle mathématique prédictif pour entraîner le modèle d'horloge à compenser pour les effets de la température et du vieillissement, sur le rythme de l'horloge secondaire.</p>
<b>Partenaire du projet</b>	Ciena Corporation
<b>Échéancier</b>	2 ans
<b>Financement disponible</b>	<p>Le financement total pour le candidat est de 140 000\$ CAD. Voici la ventilation des coûts qui ont été établis, par année:</p> <ul style="list-style-type: none"><li>○ 30 000\$ CAD par année pour le financement de la recherche</li><li>○ Un montant additionnel de 5000\$ CAD par année pour les exigences externes, incluant le développement de logiciels et du matériel informatique, les installations, l'équipement requis, etc.</li></ul>
<b>Type de candidature</b>	<ul style="list-style-type: none"><li>• Les entreprises qui ont l'envergure d'une PME, basées en Ontario OU</li><li>• Les collèges et universités situés en Ontario</li></ul>
<b>Emplacement</b>	<p>Le candidat pourrait utiliser l'un des centres du réseau d'infrastructure ENCQOR et peut également exécuter une partie du travail dans ses propres locaux, tel que requis. Le candidat pourrait aussi exécuter une partie du travail dans ses propres locaux, tel que requis.</p>

	Le candidat peut occasionnellement avoir à rencontrer des gens chez Ciena.
<b>Renseignements sur le projet</b>	<p>Les réseaux 5G imposent des exigences rigoureuses concernant la synchronisation des fréquences et du temps, et les normes applicables sont à l'étude. Selon la norme (ITU-T) G.8262.1 (ébauche) du département de la normalisation des télécommunications de l'UIT, la 5G NR exigera la synchronisation du temps entre 390 ns (de base) et 130 ns (niveau élevé). Afin de rencontrer ces exigences, le protocole IEEE 1588v2 PTP est un excellent candidat pour les réseaux de transmission par paquets 5G. Toutefois, l'exactitude de la synchronisation du protocole IEEE 1588v2 PTP entre une horloge maîtresse et les horloges secondaires peut être affectée par plusieurs facteurs, incluant:</p> <ul style="list-style-type: none"> <li>• Une latence asymétrique peut être causée par la variation des délais des paquets (VDP) ou par les délais causés par la gigue des paquets de signaux de temps, ce qui détériore l'exactitude de la synchronisation de façon significative. De plus, les modifications à la topologie du réseau, la reconfiguration du chemin de routage, le volume de trafic, les pannes temporaires de réseau, définis dans les normes ITU-T, contribuent à empirer le problème de latence.</li> <li>• L'équipement nécessaire à la traduction entre les protocoles de communication dans le réseau peut devenir une source de défaillance, qui affecte l'exactitude de la synchronisation des horloges.</li> <li>• Le rythme/la dérive d'une horloge en raison des effets de la température et du vieillissement sur les horloges secondaires, peut avoir un effet sur l'exactitude de la synchronisation. Les horloges sont généralement fabriquées à l'aide de circuits oscillateurs peu coûteux ou sont alimentées par une batterie aux cristaux de quartz. Toutes ces horloges ont tendance à dériver à cause de l'instabilité attribuable à la source de l'oscillateur, en plus de facteurs environnementaux comme la température, le vieillissement, l'imprécision dans la fabrication, la pression de l'air, la pression mécanique, etc.</li> </ul> <p>En considérant ces défis, le but du projet est de développer un modèle d'horloge, dérivé de l'échange de messages entre borne maître et borne secondaire du protocole IEEE 1588v2 PTP, et de mesurer la valeur de décalage exacte d'une horloge secondaire et les latences asymétriques, selon des scénarios de fonctionnement, en présence de différentes conditions sur le réseau.</p> <p>Le but du projet consiste également à développer un modèle mathématique prédictif pour entraîner le modèle d'horloge à compenser pour les effets de la température et du vieillissement sur le rythme de l'horloge secondaire, en calculant le taux correcteur à partir de la pente de la plus récente série de valeurs calculées pour les dérives.</p> <p>La portée du projet consiste à développer un modèle d'horloge complet qui rencontre les exigences suivantes :</p>

	<ul style="list-style-type: none"> <li>• Développer le modèle d’horloge à l’aide du protocole de synchronisation IEEE 1588v2, mesurer la dérive des horloges et mettre à jour les horloges secondaires en considérant les différentes modifications de réseau, les scénarios de fonctionnement, les conditions asymétriques de trafic et la VDP, définis dans les normes ITU-T (8261.1, G.8262.1, G.8273.2, 8275.1, 8275.2) pour le réseau 5G.</li> <li>• Introduire le soutien de plusieurs horloges maîtresses au lieu de sélectionner une horloge maîtresse principale, afin de s’assurer que les horloges secondaires reçoivent au moins un bon échantillonnage de dérive, depuis l’une des horloges maîtresses, à l’intérieur de l’intervalle défini pour la mise à jour de fréquence. La deuxième horloge maîtresse agira aussi en tant que source de répétition pour les horloges.</li> <li>• Développer une méthode de filtrage en plusieurs étapes, pour déterminer le bon échantillonnage de dérive à partir de l’échange de messages entre borne maître et borne secondaire du protocole IEEE 1588v2 PTP, qui mette à jour l’horloge secondaire et maintienne un niveau élevé de l’exactitude de la synchronisation. Une technique alternative pourrait consister à développer une méthode qui fasse en sorte qu’un paquet de signaux de temps puisse éviter les tampons de files d’attente qui cause la VDP.</li> <li>• Incorporer un modèle prédictif (ARIMA/LES) pour entraîner le modèle d’horloge en faisant un suivi continu des dérives calculées et des bonnes valeurs qui représentent les dérives, et utiliser ces données pour mettre à jour les horloges secondaires, lorsqu’elles sont affectées par une latence asymétrique élevée.</li> <li>• Développer un modèle mathématique pour incorporer les effets de la température et du vieillissement sur le rythme de l’horloge secondaire et utiliser un modèle prédictif pour entraîner le modèle d’horloge, à compenser pour les effets de la température et du vieillissement sur l’horloge secondaire, et améliorer l’exactitude et la stabilité de l’horloge secondaire pendant un holdover.</li> <li>• Le produit fini doit définir une matrice d’évaluation du rendement du modèle d’horloge en appliquant les différents scénarios de fonctionnement définis dans la documentation de l’ITU-T (ex. : 8261.1, G.8262.1, G.8273.2, 8275.1, 8275.2) pour le réseau 5G et qui utilise l’infrastructure du réseau ENCQOR comme banc d’essai.</li> </ul>
<p><b>Objectifs du projet et résultats escomptés</b></p>	<p>Résultats escomptés du projet:</p> <ul style="list-style-type: none"> <li>• Le développement et la soumission d’un modèle d’horloge avec les fonctionnalités décrites dans la section <i>Renseignements sur le projet</i>.</li> <li>• Le développement et la soumission d’un modèle mathématique prédictif pour la dérive d’horloges secondaires.</li> </ul>

	<p>Résultats escomptés pour l'ENCQOR : À l'aide du réseau ethernet carrier (CEN) en tant que backhaul et potentiellement en tant que fronthaul et midhaul, à l'avenir, permettre d'implanter un produit de distribution du temps à l'aide du protocole IEEE 1588v2 sur le réseau ENCQOR. Ceci peut être réalisé à l'aide d'une classe de service (CoS) dédiée ou d'un circuit virtuel particulier qui réponde aux exigences rigoureuses concernant le pourcentage de perte de trames, les retards de trames et la variation des délais entre les trames, pour réduire les défaillances de rendement dans la synchronisation réseau sur la 5G NR.</p> <p>L'intégration du modèle d'horloge à l'équipement de Ciena, permettra d'élargir le rôle de Ciena à l'intérieur du réseau fronthaul et midhaul ENCQOR.</p>
<p><b>Les capacités du candidat</b></p>	<p>Le candidat doit avoir des connaissances approfondies et une solide expérience en :</p> <ul style="list-style-type: none"> <li>• mathématiques</li> <li>• programmation de logiciels</li> <li>• réseautage informatique</li> </ul>
<p><b>Renseignements supplémentaires</b></p>	<p><b>Références et sources de renseignements externes :</b></p> <ul style="list-style-type: none"> <li>• ITU-T Profiles- 8261.1, G.8262.1, G.8273.2, 8275.1, 8275.2. [en ligne], disponible sur: <a href="https://www.itu.int/rec/">https://www.itu.int/rec/</a></li> <li>• Aamir Mahmood, Muhammad Ikram Ashraf, Mikael Gidlund, and Johan Torsner, "Over-the-Air Time Synchronization for URLLC: Requirements, Challenges and Possible Enablers", 2018 15th International Symposium on Wireless Communication Systems (ISWCS)</li> <li>• Daniel Philip Venmani, Yannick Lagadec, Olivier Lemoult, Fabrice Deletre, "Phase and Time Synchronization for 5G C-RAN: Requirements, Design Challenges and Recent Advances in Standardization", EAI Endorsed Transactions on Industrial Networks and Intelligent Systems, Journal-European Union Digital Library, August 2018</li> <li>• Jia-Chin Lin," Synchronization Requirements for 5G: An Overview of Standards and Specifications for Cellular Networks", IEEE Vehicular Technology Magazine (Volume: 13, Issue: 3 , Sept. 2018 )</li> <li>• Han Li, Liuyan Han, Ran Duan, and Geoffrey M. Garner," Analysis of the Synchronization Requirements of 5g and Corresponding Solutions", IEEE Communications Standards Magazine, March 2017</li> <li>• Martin Lévesque, David Tipper," A Survey of Clock Synchronization Over Packet-Switched Networks", IEEE Comm. Surveys &amp; Tutorials, Vol.18, No.4, 2016</li> <li>• A Checko, AC Juul,HL Christiansen,MS Berger, "Synchronization challenges in packet-based Cloud-RAN fronthaul for mobile</li> </ul>

	<p><i>networks</i>", 2015 IEEE International Conference on Communication Workshop (ICCW)</p> <ul style="list-style-type: none"> <li>• MA Rahman; T Kunz; H Schwartz, "<i>Delay Asymmetry Correction Model for Master-Slave Synchronization Protocols</i>", 2014 IEEE 28th International Conference on Advanced Information Networking and Applications (AINA)</li> <li>• <i>Packet Synchronization over Carrier Ethernet Networks for MBH</i>, The Metro Ethernet Forum 2012</li> <li>• R. Ratzel, R Greenstreet, "<i>Toward Higher Precision</i>," Comm. of the ACM, Vol. 55, No.10, pp. 38-47, August 27, 2012.</li> <li>• Symmetricom white paper, "<i>New Needs for Synchronization Testing in Next Generation Networks</i>,"</li> <li>• W. Ahmed, "<i>Clock Synchronization: Combining IEEE 1588 and Adaptive Oscillator Correction Method</i>," Department of Engineering, Electrical and Computer, Carleton University, 2012. [Online], available: <a href="https://curve.carleton.ca/4494800e-c1bc-4ff1-8185-69db6c7bbbae">https://curve.carleton.ca/4494800e-c1bc-4ff1-8185-69db6c7bbbae</a></li> <li>• H. Zhou, T. Kunz and H. Schwartz, "<i>Adaptive Correction Method for an OCXO and Investigation of Analytical Cumulative Time Error Upper Bound</i>", IEEE Transactions on Ultrasonics, Ferroelectrics, and Frequency Control, vol. 58, no. 1, January 2011.</li> <li>• T. Murakami, Y. Horiuchi, and K. Nishimura, "<i>A Packet Filtering Mechanism with a Packet Delay Distribution Estimation Function for IEEE 1588 Time Synchronization in a Congested Network</i>," Int. IEEE Symposium on Precision Clock Synchronization for Measurement Control and Communication (ISPCS), pp. 114 – 119, Sept. 2011.</li> <li>• S. Lv, Y. Lu, and Y. Ji, "<i>An Enhanced IEEE 1588 Time Synchronization for Asymmetric Communication Link in Packet Transport Network</i>," IEEE Comm. Letters, Vol. 14, No.8, pp. 764-766, Aug. 2010.</li> </ul>
--	---

Inauguré plus tôt cette année, le [programme de développement de la 5G pour le milieu de l'enseignement \(ENCQOR\)](#) encourage la collaboration entre les chercheurs d'établissements postsecondaires de l'Ontario et les sociétés partenaires du projet ENCQOR dans le cadre de projets de développement de la 5G. Les domaines de recherche privilégiés dépendent des énoncés de problèmes présentés par [les sociétés partenaires](#) et affichés [sur le site Web des CEO à intervalles réguliers](#).

Si vous souhaitez préparer une déclaration d'intérêt visant l'un de ces énoncés de problèmes, veuillez consulter les [lignes directrices](#) du programme pour connaître la marche à suivre.

Pour toute question au sujet des nouveaux énoncés de problème ou du programme de développement de la 5G pour le milieu de l'enseignement, veuillez vous adresser à Sarah Fairlie à [sarah.fairlie@oce-ontario.org](mailto:sarah.fairlie@oce-ontario.org)